

특 1993-0005248

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁶

H01L 29/78

(11) 공개번호 특1993-0005248

(43) 공개일자 1993년03월23일

(21) 출원번호

특 1992-0015031

(22) 출원일자

1992년06월21일

(30) 우선권주장

91-237100 1991년08월23일 일본(JP)

91-340336 1991년11월29일 일본(JP)

92-34194 1992년01월24일 일본(JP)

92-38637 1992년01월29일 일본(JP)

92-54322 1992년02월05일 일본(JP)

(71) 출원인

가부시키가이샤 한도오따이 에네루기 켄큐쇼 야마자끼 순페미

(72) 발명자

일본국 가나가와켄 아쓰기시 하세 398

야마자끼 순페미

일본국 토오쿄오 세타가야쿠 7쵸메 기타가라스야마 21-21

마세 아키라

일본국 아이치켄 오카자키시 이가초 3-75-3

히로키 마사아키

일본국 가나가와켄 이세하라시 시라네 533-10

다케우라 야스히코

일본국 가나가와켄 아쓰기시 하세 931-1 플렛 아쓰기 208

장홍영

일본국 가나가와켄 야마토시 후카미다이 1-10-15 파레스 미야가미 302

우오치 히데키

일본국 가나가와켄 아쓰기시 하세 931-1 플렛 아쓰기 105

네모토 히데키

일본국 가나가와켄 아쓰기시 하세 304-1 플렛 SEL-B 102

(74) 대리인

광의만

심사결과 : 있음

(54) 반도체 장치와 그 제작방법

요약

내용 없음.

도표도

도1

공제서

[발명의 명칭]

반도체 장치와 그 제작방법

[도면의 간단한 설명]

제1도는 본 발명에 의한 반도체 장치의 구조도.

제4도는 본 발명에 의한 반도체장치의 전류전압 특성도.

제6도는 본 실시예에 의한 액티브 매트릭스형 액정 전기광학장치의 회로도.

본 내용은 요부공개 건이므로 전문 내용을 수록하지 않았음

(57) 청구의 범위

청구항 1.

절연 기판상에 적어도 반도체층, 절연막층 및 도체층을 갖는 절연게이트형 전계효과 트랜지스터에 있어서, 채널길이 게이트 전극의 채널길이 방향의 길이보다도 긴점을 특징으로 하는 반도체 장치.

청구항 2. 제1항에 있어서, 채널길이는 게이트전극의 채널길이 방향의 길이보다도 게이트전극 표면에 형성된 산화물층 두께의 개략 2배 정도 긴점을 특징으로 하는 반도체 장치.

청구항 3. 절연 기판상에 적어도 절연막층 및 도체층을 갖는 절연게이트형 전계효과 트랜지스터의 제작 방법에 있어서, 반도체층 및 게이트 절연막층을 형성한 후에 양극산화 가능한 재료에 의해 게이트전극부를 형성한 후에 상기 반도체층 p형화 또는 n형화시키는 불순물 이온을 주입하여 소스 또는 드레인 영역을 형성한 후에, 상기 게이트전극부 표면을 양극산화하고 그 후에 열처리공정을 갖는 점을 특징으로 하는 반도체 장치의 제작방법.

청구항 4. 제3항에 있어서, 반도체층 상의 절연막층을 형성한후, 그 절연막층에 인을 도입하는 공정을 갖는 점을 특징으로 하는 반도체 장치의 제작방법.

청구항 5. 절연 기판상에 적어도 반도체층, 절연막층 및 도체층을 갖는 절연게이트형 전계효과 트랜지스터의 제작방법에 있어서, 반도체층 및 게이트 절연막층을 형성한 후에 양극산화 가능한 재료에 의해 게이트 전극부를 형성한 후에, 상기 게이트전극부 표면을 양극산화하고, 그후에 상기 반도체층에 p형화 또는 n형화시키는 불순물 이온을 주입하여 소스 또는 드레인 영역을 형성한 후에, 열처리공정을 갖는 점을 특징으로 하는 반도체 장치의 제작방법.

청구항 6. 1개의 절연 기판상에 형성된 적어도 2개의 전계효과 트랜지스터를 갖는 회로에 있어서, 1개의 트랜지스터의 오프셋 영역의 폭은 다른 트랜지스터의 오프셋 영역의 폭보다 긴점을 특징으로 하는 반도체 장치.

청구항 7. 1개의 절연 기판상에 형성된 적어도 2개의 전계효과 트랜지스터를 갖는 회로를 제작하는 방법에 관하여, 금속 혹은 반도체 재료로 이루어지는 적어도 2개의 트랜지스터의 게이트 전극을 전기적으로 접속하여 배선을 형성하는 공정과, 상기 배선에 전기를 통하여 양극산화를 행하는 공정과 상기 트랜지스터중, 적어도 하나의 트랜지스터의 게이트전극을 상기 배선으로부터 전기적으로 분리하는 공정과, 제작 상기 배선에 전류를 흘려서 양극산화를 행하는 공정을 갖는 점을 특징으로 하는 반도체 장치의 제작방법.

청구항 8. 금속의 게이트전극과, 그 게이트전극을 포함하여 형성된 양극산화물과, 박막형의 채널영역과, 그 채널영역을 끼워 형성된 한쌍의 제1의 불순물 영역과, 각 제1의 불순물 영역에 인접한 제2의 불순물 영역을 갖는 점을 특징으로 하는 박막형의 절연게이트형 반도체 장치.

청구항 9. 제8항에 있어서, 제1의 불순물 영역은 비정질 상태인 점을 특징으로 하는 박막형의 절연게이트형 반도체.

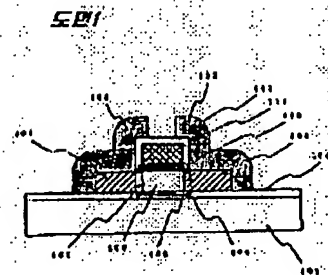
청구항 10. 제1항에 있어서, 그 반도체장치 절연기판상에 형성되고, 그 소스 혹은 드레인의 어느 한쪽은 캐퍼시터 소자에 접속되어 있는 점을 특징으로 하는 반도체 장치.

청구항 11. 제10항에 있어서, 그 반도체장치는 액정표시장치의 화소의 구동에 이용되는 점을 특징으로 하는 반도체 장치.

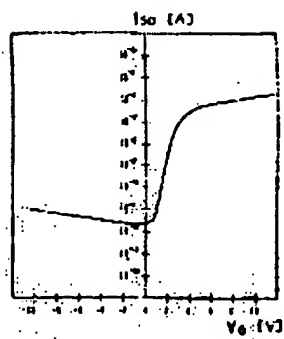
청구항 12. 제8항에 있어서, 그 반도체 장치는 절연기판상에 형성되고, 그 소스 혹은 드레인의 어느 한쪽은 캐퍼시터 소자에 접속되어 있는 점을 특징으로 하는 반도체 장치.

※참고사항 : 최초출원 내용에 의하여 공개하는 것임.

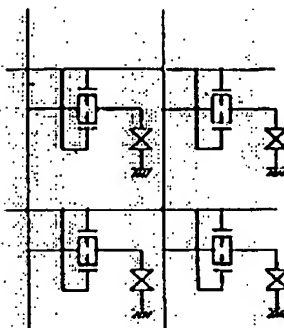
도면



도 24



도 25



3-3

BEST AVAILABLE COPY